

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-160219

(43) 公開日 平成7年(1995)6月23日

(51) Int. Cl.
G 0 9 G 3/28

識別記号 庁内整理番号
E 9378-5G
B 9378-5G

F I

技術表示箇所

審査請求 未請求 請求項の数24 O L (全 12 頁)

(21) 出願番号 特願平5-310258

(22) 出願日 平成5年(1993)12月10日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 岸 智勝

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 亀山 茂樹

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 吉川 和生

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 宇井 正一 (外4名)

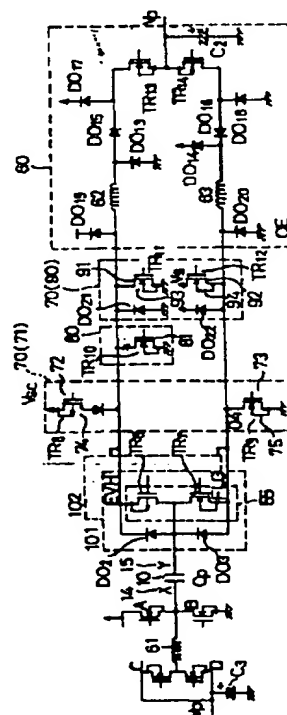
最終頁に続く

(54) 【発明の名称】 平面表示装置の駆動装置

(57) 【要約】

【目的】 耐圧が低く、高速線順次走査が可能であり、電力が回収出来て、低消費電力型の低価格な平面表示装置を提供する。

【構成】 マトリックス状に配置された電極群により構成されるAC型平面表示装置の駆動装置に於いて、走査される複数本の表示電極を駆動するドライバ回路に接続する2本の電源ライン対の各々に、2個のトランジスタTR6、TR7で構成されたプッシュプル型のドライバ回路101を設けると共に、当該個々のドライバ回路に接続する一方の電源ライン(FVH、FLG)に所定の電圧を印加する電源回路手段70、及び電源ラインに印加された所定の電圧をリニクさせるリーク制御スイッチ手段80とが設けられている平面表示装置の駆動装置。



【特許請求の範囲】

【請求項 1】 表面に電極が配置されている少なくとも 2 枚の基板が、当該電極部が、互いに直交して対向する様に、隣接して配置され、更に当該電極間に構成される複数個の直交部が、それぞれ画素を構成するセル部を形成しており、当該セル部はマトリックス状に配列された表示パネルを構成しており、且つ当該セル部は、当該電極に印加される適宜の電圧に従って、所定量の電荷を蓄積しうるメモリ機能と放電発光機能とを有している平面表示装置であって、該セルを構成し、放電を行う一対の電極のうち、一方の電極の各々に、プッシュプル型のドライバ回路を設けると共に、当該個々のドライバ回路に所定の電圧を印加する電源回路手段、該個々のドライバ回路に印加された所定の電圧をリークさせるリーク制御スイッチ手段とが設けられている事を特徴とする平面表示装置の駆動装置。

【請求項 2】 前記電源回路手段は、前記セル部に表示データを書き込む為に前記ドライバ回路に所定の電圧を印加させる第 1 の電源手段と、該表示データが書き込まれた該セル部を所定の期間放電させるために該ドライバ回路に所定の電圧を印加させる第 2 の電源手段とで構成されている事を特徴とする請求項 1 記載の平面表示装置の駆動装置。

【請求項 3】 当該プッシュプル型のドライバ回路は、2 個のトランジスタで構成され、各トランジスタには、ダイオードがそれぞれ並列に接続されている事を特徴とする請求項 1 記載の平面表示装置の駆動装置。

【請求項 4】 前記セル部は、前記 2 枚の基板のうちの一方に形成された電極と、他方に形成された前記一対の電極にて構成され、当該プッシュプル型のドライバ回路が、該一対の電極の一方に接続挿入されている事を特徴とする請求項 1 記載の平面表示装置の駆動装置。

【請求項 5】 前記一対の電極のうち、他方の電極は、共通に接続されている事を特徴とする請求項 1 記載の平面表示装置の駆動装置。

【請求項 6】 該第 1 の電源手段は、高電位電源を発生する第 1 の電圧発生手段と低電位電源を発生する第 2 の電圧発生手段とから構成されたものであって、該第 1 の電圧発生手段は、前記ドライバ回路に接続する第 1 の電源ラインに接続され、該第 2 の電圧発生手段は、前記ドライバ回路に接続する第 2 の電源ラインに接続されている事を特徴とする請求項 2 記載の平面表示装置の駆動装置。

【請求項 7】 該リーク制御スイッチ手段は、前記第 1 の電源ラインに接続されている事を特徴とする請求項 6 記載の平面表示装置の駆動装置。

【請求項 8】 該第 2 の電源手段は、2 個の異なる電位を発生する電圧発生手段から構成されており、各電圧発生手段は、前記ドライバ回路に接続する第 1 と第 2 の電源ラインにそれぞれ個別に接続されている事を特徴とす

る請求項 2 記載の平面表示装置の駆動装置。

【請求項 9】 前記ドライバ回路に電力回収回路が接続されている事を特徴とする請求項 1 乃至 8 記載の平面表示装置の駆動装置。

【請求項 10】 当該電力回収回路は、パネル容量とダイオードを介したコイルとによる直列共振回路である事を特徴とする請求項 9 記載の平面表示装置の駆動装置。

【請求項 11】 前記した各電源手段にはそれぞれスイッチ手段が設けられており、所定の制御信号により所定の電圧を前記ドライバ回路に供給する様に構成されている事を特徴とする請求項 1 記載の平面表示装置の駆動装置。

【請求項 12】 該スイッチ手段は、MOSFET で構成されている事を特徴とする請求項 11 記載の平面表示装置の駆動装置。

【請求項 13】 該第 2 の電源手段に於ける当該スイッチ手段には、ダイオードが並列に接続されている事を特徴とする請求項 12 記載の平面表示装置の駆動装置。

【請求項 14】 該第 1 の電源手段の、該第 1 の電圧発生手段と前記第 1 の電源ラインとの間にダイオードが接続されている事を特徴とする請求項 6 記載の平面表示装置の駆動装置。

【請求項 15】 該リーク制御スイッチ回路と該第 1 の電源ラインとの間に、抵抗が接続され、該第 1 の電源手段の立ち上がり波形を鈍化させる事を特徴とする請求項 7 記載の平面表示装置の駆動装置。

【請求項 16】 該第 1 の電源ラインに接続された、該第 2 の電源手段が該リーク制御スイッチ手段を兼ねる事を特徴とする請求項 8 記載の平面表示装置の駆動装置。

【請求項 17】 当該電力回収回路に於ける該パネル容量とダイオードを介したコイルとによる直列共振回路は、該第 1 及び第 2 の電源ラインのそれぞれに対して設けられている事を特徴とする請求項 10 記載の平面表示装置の駆動装置。

【請求項 18】 当該 2 系列に構成された該パネル容量とダイオードを介したコイルとによる直列共振回路に於ける各コイルのインダクタンス値が互いに異なる様に設定されているものである事を特徴とする請求項 17 記載の平面表示装置の駆動装置。

【請求項 19】 当該平面表示駆動装置に於ける該表示パネルは、プラズマディスプレイ (PDP) 装置及びエレクトロルミネッセンス (EL) 装置から選択された一つである事を特徴とする請求項 1 乃至 18 の何れかに記載の平面表示装置の駆動装置。

【請求項 20】 該第 1 の電源手段に於ける、該第 1 の電圧発生手段のスイッチ手段と、該第 1 の電源ラインと接続されているダイオード、との間に抵抗が接続されている事を特徴とする請求項 14 記載の平面表示装置の駆動装置。

【請求項 21】 複数の前記ドライバ回路が、前記電源

回路手段に対して並列に接続挿入されている事の特徴とする請求項1記載の平面表示装置の駆動装置。

【請求項22】 表面に電極が配置されている少なくとも2枚の基板が、当該電極部が、互いに直交して対向する様に、隣接して配置され、更に当該電極間に構成される複数の直交部が、それぞれ画素を構成するセル部を形成しており、当該セル部はマトリックス状に配列され、且つ当該セル部は、当該電極に印加される適宜の電圧に従って、所定量の電荷を蓄積しうるメモリー機能と放電発光機能とを有しており、該セルを構成し、放電を行う一対の電極のうち、一方の電極の各々に、プッシュプル型のドライバ回路を設けると共に、前記セル部に表示データを書き込む期間に於いて、当該ドライバ回路に所定の電圧を印加させる第1の電源手段と、該表示データが書き込まれた該セル部を所定の期間放電させるための期間に於いて該ドライバ回路に所定の電圧を印加させる第2の電源手段と、該個々の電極に印加された所定の電圧をリークさせるリーク制御スイッチ手段とが設けられている平面表示装置で有って、該セル部に表示データを書き込む直前に、当該第1の電源手段を作動させて、当該ドライバ回路に所定の電圧を印加せしめる工程、該セル部に表示データを書き込む期間の終了直前に、該第1の電源手段の作動を停止させ、該リーク制御スイッチ手段を作動させて、当該ドライバ回路の電源ライン間の電位差を消滅させる工程、及び該セル部を所定の期間放電させるための期間に於いて該第2の電源手段を作動させて交番電圧を該ドライバ回路に印加する工程とを含む事の特徴とする平面表示装置の駆動方法。

【請求項23】 該セル部を所定の期間放電させるための期間中の該プッシュプル型のドライバ回路の両端部の電位差を0に維持して表示処理を行う事の特徴とする請求項22記載の平面表示装置の駆動方法。

【請求項24】 当該プッシュプル型のドライバ回路は、2個のトランジスタで構成され、各トランジスタには、ダイオードがそれぞれ並列に接続されており、当該セル部を所定の期間放電させるための期間に於ける放電電圧は、当該第2の電源手段から、該ダイオードを介して表示パネルに印加せしめる様に構成されている事の特徴とする請求項22記載の平面表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は平面表示装置の駆動装置及びその駆動方法に関するものであり、特に詳しくは、平面表示装置に於いて高速線順次方式の走査方法を低消費電力で、低コストで実現しうる平面表示装置の駆動装置に関するものである。

【0002】

【従来の技術】近年、薄形の利点からCRTに代わりPDP（プラズマディスプレイ）、LCD（液晶ディスプレイ）、EL（エレクトロルミネッセンス）等の平面マ

トリクス形表示装置の要求が増加しているが、特に最近ではカラー表示の要求が高まっている。

【0003】従来から、プラズマディスプレイ装置やエレクトロルミネッセンスディスプレイ（EL）装置等が代表的とされている、平面表示装置、即ちフラット形表示装置は、奥行きが小さく、且つ大型の表示画面が実現されて来ている事から、急速にその用途が拡大され、生産規模も増大して来ている。処で、係る平面表示装置は、一般的には、電極間に堆積された電荷を所定の電圧下で放電発光させて表示するものであり、その一般的な表示原理を、プラズマディスプレイ装置を例に採って、その構造と作動を以下に概略的に説明する。

【0004】即ち、従来から良く知られているプラズマディスプレイ装置（AC型PDP）には、2本の電極で選択放電（アドレス放電）および維持放電を行う2電極型と、第3の電極を利用してアドレス放電を行う3電極型とがある。一方、カラー表示を行うプラズマディスプレイ装置（PDP）では、放電により発生する紫外線によって放電セル内に形成した蛍光体を励起しているが、この蛍光体は、放電により同時に発生する正電荷であるイオンの衝撃に弱いという欠点がある。上記の2電極型では、当該蛍光体がイオンに直接当たるような構成になっているため、蛍光体の寿命低下を招く恐れがある。

【0005】これを回避するために、カラープラズマディスプレイ装置では、面放電を利用した3電極構造が一般に用いられている。さらに、この3電極型においても、第3の電極の維持放電を行う第1と第2の電極が配置されている基板に当該第3の電極を形成する場合と、対向するもう一つの基板に当該第3の電極を配置する場合がある。

【0006】また、同一基板に前記の3種の電極を形成する場合でも、維持放電を行う2本の電極の上に第3の電極を配置する場合と、その下に第3の電極を配置する場合がある。さらに、蛍光体から発せられた可視光を、その蛍光体を透過して見る場合と、蛍光体からの反射を見る場合がある。

【0007】上記した各タイプのプラズマディスプレイ装置は、何れも原理は、互いに同一であるので、以下では、維持放電を行う第1と第2の電極を設けた第1の基板と、これとは別で、当該第1の基板と対向する第2の基板に第3の電極を形成して構成された平面表示装置に付いてその具体例を説明する。即ち、図3は、従来の平面表示装置の一例の構成を示す平面図である。

【0008】同図中、表示パネル1は、上記した3電極方式のプラズマディスプレイ装置（PDP）の構成の概略を示す概略的平面図であり、又、図4は、図3のプラズマディスプレイ装置に形成される、一つの放電セル10における概略的断面図である。即ち、当該プラズマディスプレイ装置は、図3及び図4から判る様に、2枚のガラス基板12、13によって構成されている。第1の

基板13には、互いに平行して配置された維持電極として作動する第1の電極(X電極)14、および第2の電極(Y電極)15を備え、それらは、誘電体層18で被覆されている。

【0009】更に、該誘電体層18からなる放電面には保護膜としてMgO(酸化マグネシウム)膜等で構成された被膜21が形成されている。一方、前記第1のガラス基板13と向かい合う第2の基板12の表面には、第3の電極即ちアドレス電極として作動する電極16が、該維持電極14、15と直交する形で形成されている。

【0010】また、アドレス電極16上には、赤、緑、青の発光特性の一つを持つ蛍光体19が、該第2の基板12の該アドレス電極が配置されている面と同一の面に形成されている壁部17によって規定される放電空間20内に、配置されている。つまり、該プラズマディスプレイ装置に於ける各放電セル10は壁(障壁)によって仕切られている。

【0011】また、上記具体例に於ける該プラズマディスプレイ装置に於いては、第1の電極(X電極)14と該第2の電極(Y電極)15とは、互いに平行に配置され、それぞれ対を構成しており、該第2の電極(Y電極)15は、Y電極駆動共通ドライバ回路3に接続されている個別のY電極駆動回路41~4nにより、それぞれ個別に駆動されるが、該第1の電極(X電極)14は、共通電極を構成しており、1個のドライバ回路5で駆動される構成と成っている。

【0012】又、当該X電極14とY電極15に直交してアドレス電極16-1~16-mが配置されており、該アドレスで電極16-1~16-mは、適宜のアドレスドライバ回路6に接続されている。係る従来の平面表示装置に於いては、アドレス電極16は1本毎にアドレスドライバ6に接続され、そのアドレスドライバ6によってアドレス放電時のアドレスパルスが各アドレス電極に印加される。

【0013】また、Y電極15は、個別にYスキヤンドドライバ41~4nに接続されている。該スキヤンドドライバ41~4nは、更にY側共通ドライバ3に接続されており、アドレス放電時のパルスはスキヤンドドライバ41~4nから発生されるが、維持放電パルス等はY側共通ドライバ33で発生し、Yスキヤンドドライバ41~4nを経由して、Y電極15に印加される。

【0014】一方、X電極14は当該平面表示装置に於けるパネルの全表示ラインに亘って共通に接続され駆動される。つまり、X電極側の共通ドライバ5は、書き込みパルス、維持パルス等が発生し、これらを同時平行的に各Y電極15に印加する。これらのドライバ回路は、図示されていない制御回路によって制御され、その制御回路は、装置の外部より入力される、同期信号や表示データ信号によって制御される。

【0015】一方、本具体例に於けるX電極側の共通ドライバ5とY電極側の共通ドライバ3は図示しない適宜の制御回路に接続されており、該X電極14と該Y電極15とを交互に印加される電圧の極性を反転させながら一斉に駆動して、上記した維持放電を実行させるものである。上記に於いて説明した様に、従来の平面表示装置に於ける表示パネル1は、前記した維持放電セル部10が水平方向にm個、垂直方向にn個がマトリックス状に配列されているもので有って、Y側走査ドライバ回路41は、当該垂直方向の一番上でかつ水平方向にm個整列している維持放電セル部10に接続されたY電極を駆動するものであり、同様にそれぞれのY側走査ドライバ回路42から4nは、各々対応する走査表示ラインであるY電極を個別に駆動するものである。

【0016】一方、X電極側の駆動回路5は、該全てのY電極に平行して配置されているが、共通電極を構成しているので有って、従って、一つのX電極ドライバ回路5のみによって、当該X電極は駆動されるものである。上記した従来に於ける平面表示装置の駆動方法を図5及び図6を参照しながら説明する。

【0017】つまり、1フレームの表示期間Sを走査アドレス期間S-1と維持放電期間S-2とに分割して表示操作を実行するものである。そして、該走査アドレス期間に於いては、Y電極側走査ドライバ回路41からY電極15-1へ走査信号を供給すると共に、アドレスドライバ回路6からアドレス電極16-1から16-mへ、Y電極15-1により構成される1ライン目の表示データに応じた信号がアドレスパルスAPを用いて供給され、表示すべきセル部分10が、一時的に放電し、所定の壁電荷が当該セル部分内に堆積されメモリ機能を発揮する。

【0018】以下同様にして、Y電極側走査ドライバ42、43...4nの順に繰順次に各Y電極15-2~15-nまでを順次に走査して、所定のセル部分に表示すべきデータを書き込むものである。当該走査アドレス期間S-1が終了すると、維持放電期間S-2が開始されるもので有って、当該表示パネルを構成する全てのセル部分10に対して、Y電極側共通ドライバ回路3とX電極側の共通ドライバ回路5によって、Y電極15-1~15-nとY電極14が交差している部分に形成されるセル部分10の電極間に、同時に所定の電圧 V_{sus} を印加するものであって、その後係る電圧の極性を反転させて同様の電圧印加操作 X_{sus} を行って、セル部分10の電極間に交番に電圧を印加する。

【0019】その際、走査アドレス期間に於いて表示データを印加され、所定の壁電荷を持っているセル部分10のみが、所定の回数繰り返して発光放電する事になる。尚、係る従来の平面表示装置に於いては、全セル部分10を対照に、Y電極側共通ドライバ回路3とX電極側の共通ドライバ回路5によって、直前の維持放電期間

に於いて、放電発光していたセル部分内に生成され、残存している壁電荷を消去する為の初期操作期間を設ける事も可能である。

【0020】この場合、係る初期化期間に於いては、表示ライン毎に線順次に消去する方法を用いても良く、又全ての表示ラインに対して一括消去する方法を使用する事も可能である。又、図7には、従来に於ける平面表示装置の走査ドライバ及び維持放電回路の構成例が示されており、表示ラインを構成するY電極15-1~15-nのそれぞれを駆動するプッシュプル型のドライバ回路51を有するn個のドライバ回路41~4nが設けられていると同時に、当該プッシュプル型のドライバ回路51の一端部Oは、適宜のスイッチ手段SW1を介して第1の電圧電源であるVsに接続され、他方他端部Pは、適宜のスイッチ手段SW2を介して第2の電圧電源であるGNDと接続されている。

【0021】一方、当該プッシュプル型のドライバ回路51の出力端には、それぞれの表示ライン毎に、当該表示ラインの電圧を持ち上げる機能を有するダイオードDU1~DU_nが、又当該表示ラインの電圧を持ち下げる機能を有するダイオードDD1~DD_nが設けられているもので有って、又共通のX電極駆動ドライバ5は、トランジスタTR3とトランジスタTR4とで構成された出力段を構成するものである。

【0022】係る構成からなる従来の平面表示装置に於ける駆動方法は、Y電極側の走査用ドライバ回路内のプッシュプル型のドライバ回路51により、走査パルスを順次Y電極に印加する走査アドレス期間と本プッシュプル型のドライバ回路の出力をハイインピーダンス状態としておき、Y側共通ドライバ回路3よりダイオードDU1~DU_nとDD1~DD_nのダイオードを経由して該Y電極に維持放電波形を生成するものである。

【0023】又、X電極側のドライバ回路5によって、X電極に維持放電波形が生成される。次に、従来に於ける平面表示装置の他の構成例を図8を参照して説明する。即ち、図8に示す平面表示装置は、一般的にフローティング方式と称されるもので有って、該平面表示装置に於いては、走査用ドライバ回路3に、更に電力回収回路60を付加したものである。

【0024】つまり、図8のブロックダイアグラムから理解される様に、従来の平面表示装置では、Y電極側の走査用ドライバ回路41~4nのそれぞれは、抵抗を介して所定の書き込み電圧Vscに接続されたトランジスタTR5から構成されたスイッチ手段52と該トランジスタTR5に並列に接続されたダイオードDO30とから構成されたものであり、更に、該トランジスタTR5の一端部に電力回収回路60が付加されている。

【0025】又、X電極駆動回路5は、従来公知の出力段を有すると同時に、該出力段に接続された電力回収回路60を有しているものである。又、該Y電極側の走査

用ドライバ回路41~4nのそれぞれと該電力回収回路60との接続は、走査用のドライバ回路41~4nのそれぞれをオープンドレインとして両者を接続させている。

【0026】係る電力回収回路60は、表示パネルが容量性負荷であるので、ガス放電に必要な電圧をパネルに生成する際に移送する電荷を外部に回収する機能を有するもので有って、パネル容量Cpとコイル61によって直列共振させる構成を有している。上記図8に示す従来の平面表示装置での動作を説明すると、走査パルスの立ち下げは、該プッシュプル型のドライバ回路51のトランジスタTR5をONにする事により行われ、その立ち上げは、該トランジスタTR5をOFFにする事により、抵抗R1から該パネル容量への充電電流により実行する方法で有ってもよく、又Y電極側の共通ドライバ回路3内に設けられた維持放電回路側からダイオードDO1を経由する方法があり、一方、維持放電波形は、X電極側のドライバ回路5とX電極側の共通ドライバ回路から、該ダイオードDO1若しくはFETからなるトランジスタTR5を通して生成されるものである。

【0027】

【発明が解決しようとする課題】ところが、上記した従来の平面表示装置に於いて、図7に示す方式の平面表示装置に於いては、Y電極側の走査用ドライバ回路の耐圧は、走査時の電圧(Vsc)である約80Vではなく、維持放電波形の最大電圧(Vs)である約200Vにより決定されてしまうので、大きいLSIを使用する必要があり、その為、回路構成が複雑となると同時に、製造コストが非常に高くなる。

【0028】又、図8の平面表示装置に於いては、抵抗のみで電圧を持ち上げたり、降下させる必要がある。その為、該抵抗を大きくする必要あるが、所定の電圧を得る為に時間が掛かってしまい、高速線順次走査を行う場合には、適用しえない。その為、抵抗を小さくしなければならぬが、逆に抵抗を小さくすると、電圧を立ち下げる場合には、電源から余計な電流が流れ込む事になり、その為走査用ドライバ回路のON電圧を大きく、従って容量を大きなものとする必要が生ずる。

【0029】又、抵抗を使用しない場合には、Y電極側の共通ドライバ回路から電位を持ち上げる方法もある。その場合には、該走査ドライバ回路は、走査アドレス期間と維持放電期間の両方の期間で使用される為、電流の損失が大きくなるという問題が有った。従って、本発明の目的は、上記した従来技術の欠点を改良し、耐圧が低く、高速線順次走査が可能であり、電力が回収出来て、低消費電力型の低価格な平面表示装置を提供するものである。

【0030】

【課題を解決するための手段】本発明は上記した目的を達成するため、基本的には、以下に記載されたような技

術構成を採用するものである。即ち、本発明に掛かる平面表示装置の第1の態様としては、表面に電極が配置されている少なくとも2枚の基板が、当該電極部が、互いに直交して対向する様に、隣接して配置され、更に当該電極間に構成される複数の直交部が、それぞれ画素を構成するセル部を形成しており、当該セル部はマトリクス状に配列された表示パネルを構成しており、且つ当該セル部は、当該電極に印加される適宜の電圧に従って、所定量の電荷を蓄積しうるメモリー機能と放電発光機能とを有している平面表示装置であって、該セルを構成し、放電を行う一対の電極のうち、一方の電極の各々に、プッシュプル型のドライバ回路を設けると共に、当該個々のドライバ回路に所定の電圧を印加する電源回路手段、該個々のドライバ回路に印加された所定の電圧をリークさせるリーク制御スイッチ手段とが設けられている平面表示装置の駆動装置であり、又本発明に係る該平面表示装置の第2の態様としては、基本的には、上記の構成を含み更に、当該平面表示装置に於ける該表示ラインを構成する電極には電力回収回路が接続されている平面表示装置の駆動装置である。

【0031】

【作用】本発明に係る該平面表示装置に於いては、上記した従来に於ける問題点を解決する為に、前記した様な技術構成を採用しているので、該表示ラインを構成するY電極群のそれぞれが、セル部に表示データを書き込む期間、例えば走査アドレス期間に於ける走査用の信号電圧が印加されると共に、表示データが書き込まれた該セル部を所定の期間放電させるための期間、例えば維持放電期間に於いては、維持放電電圧が印加され、一つの表示ラインのY電極を、異なる表示操作期間に於いて異なる電圧を印加する様に構成する事により回路構成を簡易な形に形成すると共に、同一の電極に、異なる時期に異なる電圧を印加する場合でも、他の時期に印加された電圧の影響を完全に除去して使用する事が可能である為、使用時の電圧が、規定よりも高くなる事が無いので、各回路の耐圧を低下させる事が出来る。

【0032】又、当該Y電極を駆動するドライバ回路は、2本の電源ライン（FVH及びFLG）から構成させ、各ドライバ回路に接続する2本の電源ラインに接続された2系列の電力回収回路60が設けられているので、当該平面表示装置回路内部に発生した電力の一部を有効に利用しえるので、省電力型の平面表示装置を構成する事が可能となる。

【0033】

【実施例】以下に、本発明に係る平面表示装置に関する具体例を図面を参照しながら詳細に説明する。即ち、図1は、本発明に係る平面表示装置の駆動装置に関する一具体例の構成を示すブロックダイアグラムであって、表面に電極14、15が配置されている少なくとも2枚の基板12、13が、当該電極部が、互いに直交して対向

する様に、隣接して配置され、且つ当該基板間12、13に、例えば適宜の蛍光体19が挿入されており、更に当該電極間に構成される複数の直交部が、それぞれ画素を構成するセル部10を形成しており、当該セル部10はマトリクス状に配列された表示パネル1を構成しており、且つ当該セル部10は、当該電極14、15に印加される適宜の電圧に従って、所定量の電荷を蓄積しうるメモリー機能と放電発光機能とを有している平面表示装置であって、且つ該表示装置に表示される一連の表示動作の期間が、当該複数のセル部10を選択して適宜の表示データの書き込み操作を実行する為、複数本の表示ラインを線順次にて選択する走査を行うセル部に表示データを書き込む期間、例えばアドレス期間S-1と該アドレス期間S-1に於いて、該表示データが書き込まれたセル部10を所定の期間、複数回放電発光させる期間、例えば維持放電期間S-2とで構成せしめる様に構成されている平面表示装置に於いて、該走査される複数本の表示ラインを構成する一方の電極、例えばY電極15を駆動させるドライバ回路に接続する2本の電源ラインFVH、FLGの各々に、例えば、2個のトランジスタTR6、TR7で構成されたプッシュプル型のドライバ回路51を並列に設けると共に、当該ドライバ回路に接続する個々の電源ラインの少なくとも一方に所定の電圧、即ち、第1の電源ライン、を印加する電源回路手段70、該ドライバ回路に接続する個々の電源ラインに印加された所定の電圧をリークさせるスイッチ手段80とが設けられている平面表示装置の駆動装置が示されている。

【0034】本発明に係る該平面表示駆動装置に於ける該表示パネル1は、X電極14、Y電極15、及びアドレス電極16からなる3電極を使用して画像の表示駆動を実行するものである事が望ましく、又その表示形態としては、当該平面表示駆動装置に於ける該表示パネル1は、プラズマディスプレイ（PDP）装置及びエレクトロルミネッセンス（EL）装置から選択された一つである事が望ましい。

【0035】つまり、本発明に係る該平面表示装置の駆動装置に於いては、当該走査電極15に対して走査を実行する為に必要なON電圧（例えばGND）及びOFF電圧（例えばVsc）をドライバ回路に接続する一方の電源ライン（第1の電源ライン）に与えるプッシュプル型のドライバ回路51で構成されたY電極スキャンドライバ回路群101、102・・・10nと、該スキャンドライバ回路群101、102・・・10nに共通の電源ラインに走査用電圧である、該第1の電源手段の電圧（例えば走査時にOFFの電圧でVsc）を供給したり、遮断したりする為に設置された電源回路手段70と、該スキャンドライバ回路群101、102・・・10nのそれぞれの電源ラインに印加された該走査用の電圧をリークさせて、該電源ラインの電圧を0V、若しく

はGNDにする為のスイッチ手段80が設けられているものである。

【0036】更に、本発明に於ける該電源回路手段70は、セル部に表示データを書き込む期間である走査アドレス期間S-1に於いて、当該ドライバ回路に接続する2本の電源ラインFVH及びFLGの内の少なくとも一方、例えばFVH1~FVHn(第1の電源ライン)に所定の電圧例えばVscを印加させる第1の電源手段71と、該表示データが書き込まれた該セル部を所定の期間放電させるための期間である維持放電期間S-2に於いて当該FVH1~FVHnに所定の電圧を印加させる第2の電源手段90とで構成されている事が望ましい。

【0037】更に、本発明に於いて使用される該第1の電源手段71は、高電圧電源、例えばVsc、を発生する第1の電圧発生手段72と低電圧電源、例えばGND、を発生する第2の電圧発生手段73とから構成されたものであって、該第1の電圧発生手段72は、前記ドライバ回路に接続する2本の電源ライン(FVH、FLG)のうちの一方の電源ライン例えば、配線FVH(第1の電源ライン)に接続され、該第2の電圧発生手段73は、前記ドライバ回路に接続する2本の電源ライン(FVH、FLG)のうちの他方の電源ライン例えば、配線FLG(第2の電源ライン)に接続されている事が望ましい。

【0038】本発明に於いて使用される、前記した各電源手段72、73にはそれぞれスイッチ手段74、75が設けられており、外部から入力される所定の制御信号により所定の電圧を該ドライバ回路に接続する2本の電源ライン(FVH1~FVHn及びFLG1~FLGn)の何れかの配線(例えばFVH1~FVHn)に供給する様に構成されている事が望ましい。

【0039】更に、上記のスイッチ手段74、75は、MOSFET(TR8、TR9)で構成されている事が好ましい。更に、本発明に係る該平面表示装置の駆動装置に於いて使用される該第1の電源手段71の、該第1の電圧発生手段72と該ドライバ回路に接続する2本の電源ラインのうちの一方の配線例えばFVH(第1の電源ライン)との間に、ダイオードDO4若しくは抵抗Rもしくは、その両方が接続されている事が望ましい。

【0040】一方、本発明に於ける該平面表示装置の駆動装置に於いて使用される電源回路70を構成する、該第2の電源手段90は、2個の異なる電位を発生する電圧発生手段91、92から構成されており、各電圧発生手段91、92は、該ドライバ回路に接続する電源ライン表示ライン(FVH、FLG)のそれぞれに個別に接続されている事が望ましい。

【0041】本具体例に於いては、GND電位を供給する第1の電圧発生手段91が、該ドライバ回路に接続する2本の電源ラインの内、例えば電源ラインFVHに接続されており、又、高電圧であるVsを供給する第2の

電圧発生手段92が、該ドライバ回路に接続する2本の電源ラインの内、他の電源ラインFLG(第2の電源ライン)に接続されているものである。

【0042】更に、本発明に於ける前記した第2の電源回路90を構成する電圧発生手段91、92にはそれぞれスイッチ手段93、94が設けられており、外部から入力される所定の制御信号により所定の電圧を該ドライバ回路に接続する電源ライン(例えばFVH或いはFLG)の何れかに供給する様に構成されている事が望ましい。

【0043】更に、上記のスイッチ手段93、94は、MOSFET(TR11、TR12)で構成されている事が好ましい。尚、上記した該第2の電源手段90に於ける各電圧発生手段91、92に設けられているスイッチ手段93、94である当該MOSFET(TR11、TR12)には、ダイオードDO21、DO22がそれぞれ並列に接続されていても良い。一方、本発明に於ける平面表示装置の駆動装置に於いて使用される、Y電極側の走査ドライバ回路101に使用されている当該ブッシュ型55のドライバ回路101の各トランジスタTR6、TR7には、ダイオードDO2、DO3がそれぞれ並列に接続されている事がのぞましい。

【0044】又、本発明に於いて使用されている各Y電極側のドライバ回路に接続する電源ラインは、2本の電源ライン(FVH、FLG)で構成され、当該ブッシュ型55のドライバ回路101が、該2本の電源ライン間(FVH、FLG)に並列に接続挿入されているものである。尚、前記した様に、該平面表示装置に於ける他方の電極、即ちX電極は、共通電極である。

【0045】又、本発明に於いて使用される前記したリーク制御スイッチ手段80は、例えば、MOSFET(TR10)で構成されているスイッチ手段81を有しているもので有っても良く、前記第1の電圧発生手段72が接続されている側の電源ライン(FVH)に接続されているものである。次に、本発明に係る当該平面表示装置に於いては、該ドライバ回路に接続する2本の電源ラインを構成する各電源ライン(FVH、FLG)のそれぞれには電力回収回路60が接続されている事が好ましい。

【0046】当該電力回収回路60は、表示パネル1の持つ容量とダイオード例えばDO2及びDO3を介したコイル62及び63とによる直列共振回路で構成されている事が好ましい。本発明に於いて、当該2系列に構成された該パネル容量とダイオードを介したコイルとによる直列共振回路60に於ける各コイル62、63のインダクタンス値が互いに異なる様に設定する事も可能である。

【0047】つまり、本発明に係る該電力回収回路60は、これに接続されるダイオード、或いはMOSFET等で構成される2系統のL-C共振経路を持つものであ

り、係る電力回収回路は、その共振時に発生するピーク電圧から、所定の電圧 (V_s 或いは GND へクランプする事が可能であり、その一部の電力を、後記するコンデンサに蓄えておき、次の走査期間にその電力を利用するものである。

【0048】前記した、第2の電源回路90は、表示発光を繰り返す維持放電期間の際の電流を供給する為のスイッチ機能を有するものである。尚、該電力回収回路60の詳細な回路構成は、特に限定されるものではなく、従来公知の電力回収回路を使用する事が可能であるが、図1の具体例に於いては、コイル62、63の他に、ダイオードDO13、DO14、DO15、DO16、DO17、DO18、DO19、DO20、及びMOSFET (TR13、TR14) 更にはコンデンサC2とが図示の様な配列で構成されたものを使用している。

【0049】これ等の、該電力回収回路60に使用されている各ダイオードは、コイル62、63に関連して該回路内に発生する寄生インダクタンス成分を除去する機能を有するものである。尚、X電極側の共通駆動回路は、図8に示す従来の平面表示装置に於いて使用されているドライバ回路を使用する事が可能である。

【0050】又、上記した本発明に係る平面表示装置の駆動装置に於いては、該スイッチ手段80を使用する場合には、該第2の電源回路90に於ける第1の電圧発生手段91は、省略する事も可能である。本発明に係る他の具体例としては、該リーク制御スイッチ回路80と該ドライバ回路に接続する2本の電源ラインのうちの一方の電源ライン例えばFVHとの間に、適宜の抵抗を挿入して、該走査用電圧の立ち上がり波形を鈍化させる様にしても良い。

【0051】上記した本発明に係る平面表示装置の駆動装置に於いては、上記した構成を前提として、適宜の駆動操作を行うものであるが、その駆動方法の基本的な構成は、前記した構成を有する平面表示装置に於いて、該セルを構成し、放電を行う一対の電極のうち、一方の電極の各々に、2個のトランジスタで構成されたプッシュプル型のドライバ回路を設けると共に、前記セル部に表示データを書き込む期間に於いて、当該個々の電極に所定の電圧を印加させる第1の電源手段と、該表示データが書き込まれた該セル部を所定の期間放電させるための期間に於いて当該個々の電極に所定の電圧を印加させる第2の電源手段と、当該個々の電極に印加された所定の電圧をリークさせるリーク制御スイッチ手段とが設けられている平面表示装置に於いて、該セル部に表示データを書き込む直前に、当該第1の電源手段を作動させて、当該電極に所定の電圧を印加せしめる工程、該セル部に表示データを書き込む期間の終了直前に、該第1の電源手段の作動を停止させ、該リーク制御スイッチ手段を作動させて、当該電極の配線間の電位差を消滅させる工程、及び該セル部を所定の期間放電させるための期間に於い

て該第2の電源手段を作動させ交番電圧を当該電極に印加する工程とから構成される駆動方法である。

【0052】又、本発明に係る該平面表示装置の駆動方法の他の態様としては、該表示データが書き込まれた該セル部を所定の期間放電させるための期間、即ち維持放電期間S-2中の該プッシュプル型のドライバ回路101の両端部の電位差を0に維持して表示処理を行う様にすることも出来る。更に、当該プッシュプル型55のドライバ回路101の各トランジスタTR6及びTR7には、ダイオードDO2とDO3がそれぞれ並列に接続されており、当該維持放電期間S-2に於ける維持放電電圧が、当該第2の電源手段90から、該ダイオードDO2とDO3を介してのみ表示パネルに印加せしめる様にしたもので有っても良い。

【0053】以下に、上記した本発明に係る平面表示装置の駆動装置の駆動方法の具体例を図2を参照しながら説明する。尚、図2に於いては、アドレス電極に関しては省略されている。即ち、従来に於ける平面表示装置の駆動方法に於いては、Y電極側に走査パルスを出力して線順次に各Y電極を一つずつ選択して行くが、その際の走査電圧として一方の配線に V_{sc} を出力させ、他方の配線にはGNDとしておき、当該配線間で V_{sc} の電圧を印加させながら、走査を行うものである。

【0054】係る従来の走査方法に対して、本発明に於いては、当該走査される各電極に走査用のOFF電圧として0Vの電圧を印加するものである。係る方法を採用するのは、本発明に於ける平面表示装置に於いては、各走査電極であるY電極を駆動するドライバ回路に接続する2本の電源ラインFVHとFLGには、セル部に表示データを書き込む期間である走査アドレス期間S-1に於いて使用される走査用の電圧波形 V_{sc} (約80V) と、表示データが書き込まれた該セル部を所定の期間放電させるための期間である維持放電期間S-2に於いて使用される維持放電電圧波形 (例えば約200V) の双方が印加されるので、仮に、走査アドレス期間に於いて使用された電圧が、当該電源ラインFVHとFLG中に残存していると、維持放電期間で使用する維持放電電圧が加算され、280Vと言う様な高圧の電圧が、印加される事になるので、各回路の耐圧を大きくする必要になる。

【0055】その為、本発明に於いては、前記した走査電極を駆動するドライバ回路に接続する電源ラインのそれぞれを走査アドレス期間S-1と維持放電期間S-2とで共通に使用すると言う新規な技術構成を採用すると共に、前記した耐圧の問題を回避する為、或る特定の期間に於いて当該電源ラインに印加された電圧を一旦消去して、当該電源ラインの電圧を0Vの状態に戻した上で、新たに、他の操作期間に於いて使用する所定の電圧を印加する様にしたものである。

【0056】即ち、図2に於いて、該Y電極15が走査

アドレス期間S-1に入る直前に、図2のS-1に示す様に、Y電極のスキンドライバ回路である走査ドライバ回路101を構成するMOSFETトランジスタTR6をONの状態にすると同時に、該第2の電源手段71に於ける第1の電圧発生手段72を構成するMOSFETトランジスタTR8をONとし、第2の電圧発生手段73を構成するMOSFETトランジスタTR9もONとする。この間X電極の共通ドライバ5を構成しているMOSFETトランジスタAがON状態となっており、従って、該Y電極15を駆動するドライバ回路に接続する電源ラインFVHとFLG間の電圧が V_s となると同時に、該X電極には、電圧 V_s が印加される事になる。

【0057】その結果、Y電極のそれぞれは(15-1~15n)は電圧 V_s 迄、急速に充電される期間(T1)を経て、所定の電圧 V_s を当該走査アドレス期間S-1の終了近くまで維持する事になる。一方、該Y電極のそれぞれは(15-1~15n)は、上記した様に、電圧 V_s 迄充電されるが、先ず第1番目のY電極15-1を駆動するドライバ回路101に接続する一方の電源ラインFLG1に接続されているプル(PULL)側のトランジスタTR7をON状態とし、プッシュ(PUSH)側のトランジスタTR6は、OFF状態としておく事により、当該Y電極の電位をGNDに落とし、その間の時刻t1に於いて、当該Y電極15-1を駆動するドライバ回路に接続する電源ラインFVHと当該Y電極15-1に相当する表示データに応じたアドレス出力を適宜のアドレスドライバ6から印加して、データの書き込みを行うものである。

【0058】係るデータの書き込み操作に於いては、該アドレスデータにより選択された該Y電極15-1上のセル部10が、放電を行い、所定の壁電荷が当該セル部10に発生して、その後当該放電の発生したセル部10は、セル部10自身の壁電荷により放電は終息し、アドレスデータの書き込み操作が終了する。尚、この間、その他のY電極15-2~15-nの各電極を駆動するドライバ回路101に於いては、プッシュ(PUSH)側のトランジスタTR6がONの状態となっている。

【0059】係る走査を各Y電極15-2~15-nのそれぞれに付いて実行し、当該走査アドレス期間S-1の終了間際の時刻T2に於いて、第1の電圧発生手段72を構成するMOSFETトランジスタTR8をOFFとし、その後所定の時間が経過した時刻T3に於いて、前記リーク制御スイッチ手段80のMOSFETトランジスタTR10をON状態とする。

【0060】係る状態に於いては、該第2の電圧発生手段73を構成するMOSFETトランジスタTR9がONとなっているので、時刻T4に於いて、該Y電極を駆動するドライバ回路に接続する電源ラインFVHとFLGとに充電されていた高電圧である V_s は、該MOS

FETトランジスタTR10からGNDに抜けるので、該電源ラインFVHとFLG間の電圧は、0Vになる。

【0061】尚、第2の電圧発生手段73を構成するMOSFETトランジスタTR9も時刻T4に於いてOFFとなる。又同時に、X電極の共通ドライバ5を構成しているMOSFETトランジスタAも、該時刻T4に於いてOFFの状態となり、走査アドレス期間S-1が終了する。

【0062】つまり、X電極側の電位を0とすると同時に、走査用スキンドライバ101のダイオードDO2を介して全てのY電極の電圧を0とし、更に該電源ラインFVHとFLG間の電位も、0Vにする事によって、一連の走査期間を終了する。この際、X電極側に於いては、たて方向に放電が延びない様に、電圧 V_s を印加している。

【0063】次に、維持放電期間S-2に於いては、前記走査アドレス期間に於いて放電したセル部分10は、表示すべきセル部分10に壁電荷を残した状態となっているので、この壁電荷を利用して、当該壁電荷の残存しているセル部分にのみ、交番の電圧を交互に印加して放電を繰り返す事によって、表示が行われる。尚、維持放電を行う場合には、全てのY電極に対して同時に同一の交番電圧を印加するものである。

【0064】先ず、本発明に於ける維持放電期間の当初に於いては、Y電極に対して所定の電圧 V_s を印加させるもので有って、時刻T5に於いて、X電極側のドライバ回路5に於けるトランジスタBがON状態となり、該X電極を0Vに維持する。その後、時刻T6に於いて、該電力回収回路60に設けたトランジスタTR14がONとなり、コンデンサC2に蓄積された電力の一部を該電源ラインFLGに充電させると事により、該Y電極を駆動するドライバ回路に接続する一方の電源ラインFLGの電位が上昇する。

【0065】該コンデンサC2の電荷が充分であれば、該Y電極を駆動するドライバ回路に接続する一方の電源ラインFLGの電圧は、所定の電圧である V_s に迄上昇するが、一般的には V_s に迄上昇する事が不可能であるから、時刻T7に於いて、該トランジスタTR14がOFFとなると同時に、該第2の電源回路90に設けた第2の電圧発生手段92に設けられているスイッチ手段94であるMOSFET(TR12)をON状態として、当該電源ラインFLGの電圧を V_s に持ち上げる。

【0066】勿論、本発明に於いて、該電力回収回路60を使用しない場合には、該第2の電源回路90に設けた第2の電圧発生手段92により当該配線FLGの電圧を V_s に持ち上げる事になる。かかる電圧は、ダイオードDO3を介して、表示パネル部のセル部分10に印加される。

【0067】時刻T8に於いて、当該第2の電源回路90に設けた第2の電圧発生手段92がOFFとなると同

時に、X電極側のドライバ回路5に於けるトランジスタBがOFFの状態となる。次いで、時刻T9に於いて、該電力回収回路60に設けたトランジスタTR13がONとなり、該配線部FVHに充電されていた電圧Vsの一部が、コンデンサC2に引き込まれて、ここに蓄積され、その電荷が、つぎのY電極の放電に使用されるものである。

【0068】係る走査によって、該電源ラインFVHの電圧は、急速に低下し、時刻T10に於いて該トランジスタTR13がOFFとなると同時に、該第2の電源回路90に設けた第1の電圧発生手段91に設けられているスイッチ手段93であるMOSFET (TR11) をON状態として、当該配線FVHの電圧を完全な0Vの状態に降下させるものである。

【0069】係る操作によって、第1回目のY電極の維持放電操作が終了し、次にX電極側の維持放電操作が行われる。X電極側に於いては、該MOSFET (TR11) がON状態の間の時刻T11に於いて、トランジスタCがONとなり、コイル61を介して、該X電極の電位を持ち上げ、時刻T12に於いてトランジスタCがOFFすると同時に、トランジスタAがONする事によって、該X電極の電位は、所定の電圧であるVsに持ち上げられる。

【0070】この間、セル部分10のY電極側に於ける電圧は、ダイオードDO20とDO3を介してGNDの電位が供給されて、0Vに維持されている。次いで、時刻T13に於いて、前記のMOSFET (TR11) と該トランジスタAが同時にOFFとなり、時刻T14でトランジスタD及びトランジスタBがONする事によって、該X電極の電位は0Vに立ち下がると共に、該セル部分10に蓄えられた電荷の一部が、コンデンサC3に充電され、第1回のX電極側の維持放電操作が終了する。

【0071】その後は、上記の様なY電極側の放電操作とX電極側の放電操作とが、交互に所定の回数繰り返されて、表示パネルの所定のセル部分10が、所定の輝度で発光する。尚、該セル部分10における輝度のレベルは、該維持放電期間に於ける上記交番電圧の付与回数により決定される。

【0072】尚、本発明に係る電力回収回路60の動作に付いて説明すると、例えば、Y電極側の維持放電操作に於いては、Y電極にVsの電圧を印加する際に、つまり、パネル容量に電荷を移送する際には、所定の電位、例えば電圧VsとGNDとの中間の電圧に設定されている外部電圧電源VpよりトランジスタTR14、ダイオードDO16、コイル63、ダイオードDO3の経路に於ける直列LC共振経路により、全てのY電極をVsの方向に充電して行き、該LC共振電圧のピーク電圧付近にてトランジスタTR11をON状態にして、Vs電圧を印加する事により行われる。

【0073】この際、前記した様に、一定レベル以上の壁電荷が残留しているセル部分10が、印加される電圧Vsと残留壁電荷量の送話とが、放電セルに封入されている希ガスの放電開始電圧以上となるので、維持放電が行われる。かかる放電が、自身の壁電荷の移動によって終息した後に、Y電極をGNDにするが、その際には、該表示パネルに充電されていた電荷Cpを前記した外部電源Vpに電荷移送する事になる。

【0074】この際には、表示パネル容量Cpより、ダイオードDO2、コイル62、ダイオードDO15、トランジスタTR13の経路の直列LC共振経路にて、全てのY電極をGND方向に放電して行き、該電荷の一部を該コンデンサC2に充電させ、次回の維持放電操作で再使用する様にしておくと同時に、LC共振電圧のピーク電圧付近にて、トランジスタTR11をON状態にして、該Y電極の電位をGNDの状態にし、維持放電波形の生成を終了する。

【0075】同様に、X電極側の維持放電波形を次のサイクルに於いて生成し、これらを繰り返す事によって、一連の維持放電期間を構成する。以上の表示操作が終了した場合には、全セル部分10の壁電荷を初期化操作により消滅させて、次のフレームの動作を行う事になる。

【0076】

【発明の効果】本発明に於ける該平面表示装置の駆動装置に於いては、上記した様な構成を採用しているので、走査側ドライバ回路の耐圧が、維持放電波形の電圧Vsに依存しない回路構成及び駆動方法となっているので、低いレベルに抑える事が可能となる。

【0077】即ち、本発明に於ける平面表示装置の駆動装置の耐圧は、維持放電期間に於ける維持放電波形のY電極を駆動するドライバ回路に接続する2本の電源ラインFVHとFLG間の出力電位差は0である事から、Vscによって決定する事が出来る。又、本発明に於ける平面表示装置の駆動装置に於いては、走査時には、高速線順次走査を可能とするプッシュプル型のドライバ回路を使用する事が出来、更に2系統の直列LC共振回路を接続する事によって、電力を回収する事が可能となるので、省電力型の平面表示装置の駆動装置を構成すると共に、回路構成も特にドライバ回路をLSI化する事によって簡素化されるので、経済的な平面表示装置の駆動装置を提供する事が出来る。

【図面の簡単な説明】

【図1】図1は、本発明に係る平面表示装置の駆動装置の一具体例に於ける回路構成を示すブロックダイアグラムである。

【図2】図2は、図1に於ける平面表示装置の駆動装置を操作する場合の駆動電圧波形の具体例を示す図である。

【図3】図3は、従来の平面表示装置の構成の概略を説明する平面図である。

【図 4】図 4 は、従来の平面表示装置に於いて使用されるセル部分の構成の例を示す断面図である。

【図 5】図 5 は、従来に於ける平面表示装置の駆動方法の一例を説明する図である。

【図 6】図 6 は、従来に於ける平面表示装置を操作する場合の駆動電圧波形の具体例を示す図である。

【図 7】図 7 は、従来の平面表示装置に於ける駆動装置の一例を示すブロックダイアグラムである。

【図 8】図 8 は、従来の平面表示装置に於ける駆動装置の他の例を示すブロックダイアグラムである。

【符号の説明】

1…表示パネル

3…Y電極側共通ドライバ回路

4, 41~4n…Y電極スキュンドライバ回路

5…X電極側共通ドライバ回路

6…アドレスドライバ回路

10…セル部

12、13…基板

14…X電極

15…Y電極

16…アドレス電極

17…壁部

18…誘電体層

19…蛍光体

20…放電空間

21…MgO膜

10 55…プッシュプル型のドライバ回路

60…電力回収回路

70…電源手段

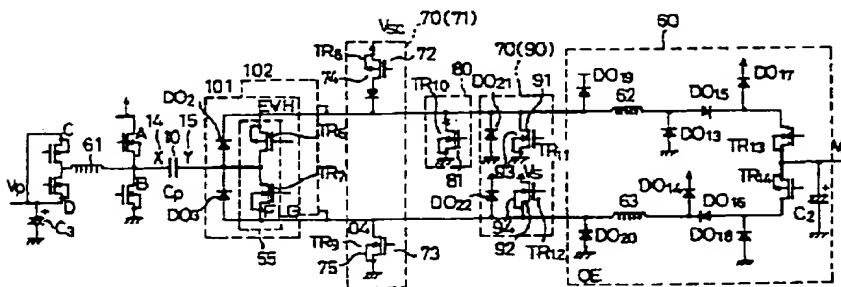
71…第1の電源手段

80…リーク制御スイッチ手段

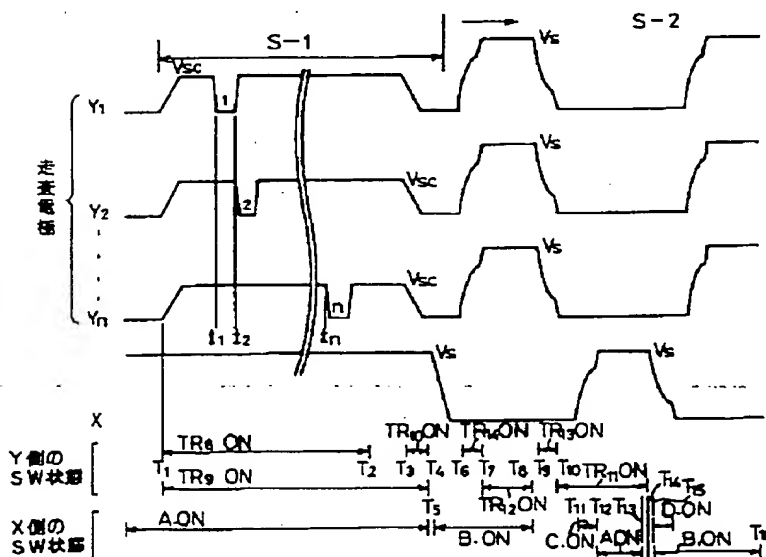
90…第2の電源手段

101、102…Y電極スキュンドライバ回路

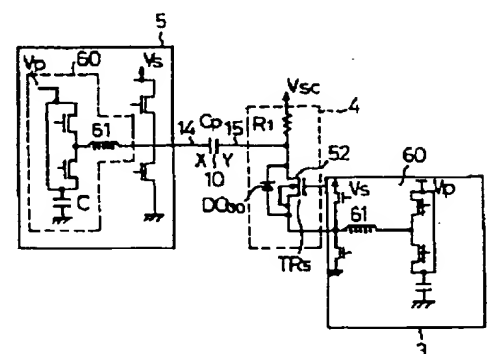
【図 1】



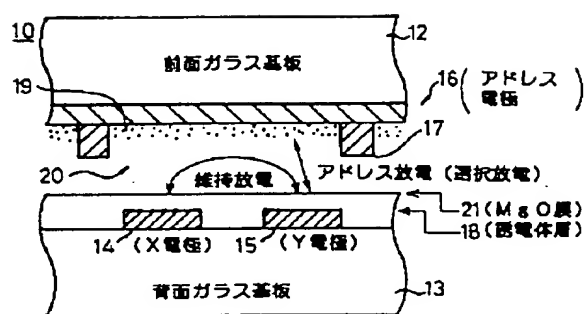
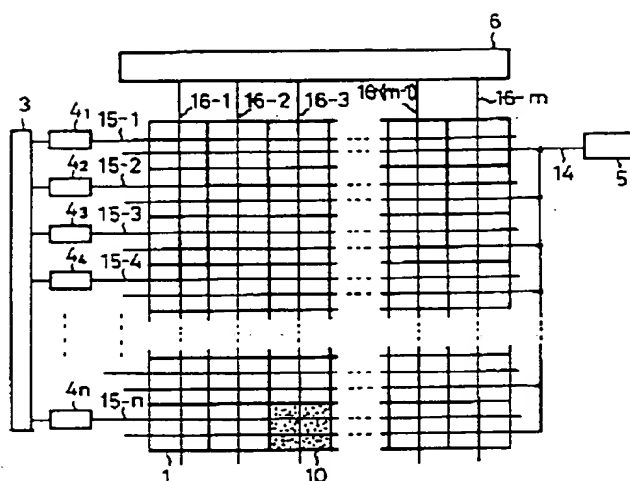
【図 2】



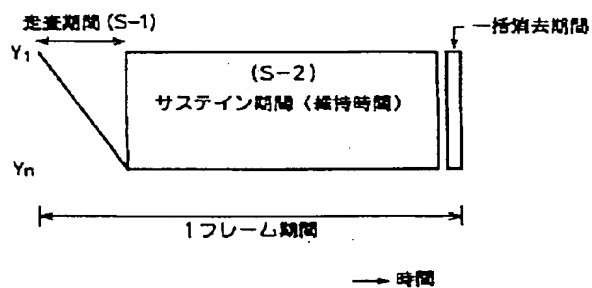
【図 8】



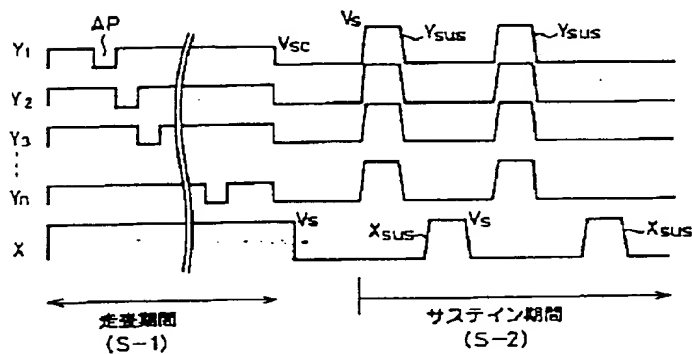
【图 4】



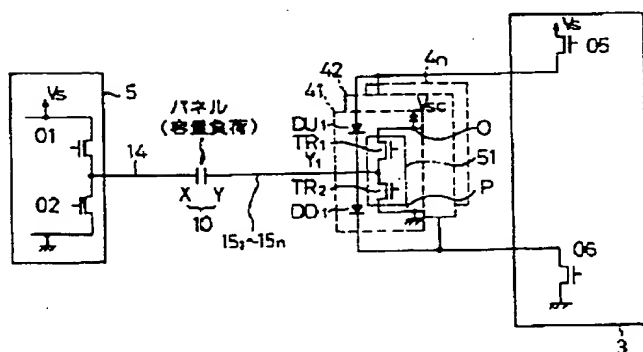
【例 5】



【图 6】



【图 7】



(72)発明者 広瀬 忠継
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内